КОМИТЕТ ПО ОБРАЗОВАНИЮ МИНГОРИСПОЛКОМА

УЧРЕЖДЕНИЕ ОБРАЗОВАНИЯ

«МИНСКИЙ ГОСУДАРСТВЕННЫЙ КОЛЛЕДЖ ЭЛЕКТРОНИКИ»

**ПРОЕКТИРОВАНИЕ ПОЛУПРОВОДНИКОВОЙ ИНТЕГРАЛЬНОЙ МИКРОСХЕМЫ ПРЕОБРАЗОВАТЕЛЯ СИГНАЛА В ЦЕПИ ОБРАТНОЙ СВЯЗИ ПО БИМОП-ТЕХНОЛОГИИ**

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

по учебной дисциплине

«Расчеты и проектирование микроэлектронных устройств»

**КП 57.МНЭ. 2.41.01.02** **ПЗ**

Руководитель Семенова Л.Н.

Разработчик Козлов Е.И.

МИНСК 2022

Содержание

Введение 3

1. Анализ задания на проектирование. Принцип работы устройства 5
2. Обоснование и выбор реализации устройства 7
   1. Выбор материала подложки 8
   2. Выбор технологии изготовления 10
   3. Выбор изоляции микросхемы 12
3. Расчет параметров элементов 13
   1. Расчет биполярного транзистора 13
   2. Расчет полупроводникового резистора 16

3.3 Расчет полупроводникового конденсатора 19

1. Составление схемы коммутации устройства 20

4.1 Проектирование топологии микросхемы конструктивно технологических ограничений с учетом 21

4.2 Разработка эскиза топологии микросхемы 22

**Введение**

Микроэлектроника – современное направление электроники, включающее в себя: исследование, конструирование и производство интегральных микросхем и радио электронной аппаратуры на основе ИМС.

Основной задачей микроэлектроники является создание микро миниатюрной аппаратуры со следующими качествами:

1. высокая надежность;
2. воспроизводительность;
3. низкая стоимость;
4. низкое энергопотребление;
5. высокая функциональная сложность – много функций заключается в одно изделие. Показатели закладываются выше, чем в техническом задании.

Показатели 2 и 3 закладываются в конструкторскую документацию, а показатели 4 и 3 – это экономические показатели.

Физические явления процессы и методы, которые используются в интегральной электронике делятся по эффектам проявления:

1. явление переноса носителей заряда в полупроводник;
2. контактное явление в структурах:
   1. полупроводниковый металл;
   2. полупроводниковый полупроводник.
3. электрические процессы на поверхности полупроводника;
4. оптические и фотоэлектрические явления в полупроводнике;
5. размерные эффекты;
6. физические явления в ферро-магнитных пленках.

Эффекты, используемые при создании отдельных элементов ИМС:

1. туннельный;
2. эффект сильного поля;
3. эффект Ганна, Холла, Пельтье , Зеебека, Джозефсона;

Группа явлений, которая использует в качестве элементов методы получения микро электронных структур:

1. Эпитаксия;
2. Диффузия;
3. Структурное разупорядочение в тонких пленках;
4. Испарение частиц с последующей конденсацией;
5. Ионное легирование;
6. Оптическое явление при фотолитографии.

***Особенности разработки микроэлектронных изделий***

Исходные данные выбираем из задания на проектирование.

1. Электрические параметры;
2. Выходные характеристики;
3. Стоимость работы:
   1. Себестоимость изделия;
   2. Расходы на опытные конструкции, расходы ОКР и разработка конструкторской документации.
4. Массогабариты.

На основании технического задания производим предварительный анализ принципиальной схемы. По ней определяем тип устройства.

Также проводим анализ:

* электрических параметров схемы и себестоимость технологии изготовления
* допустимой погрешности в условиях эксплуатации;
* устойчивости к климатическим, механическим и другим внешним факторам.

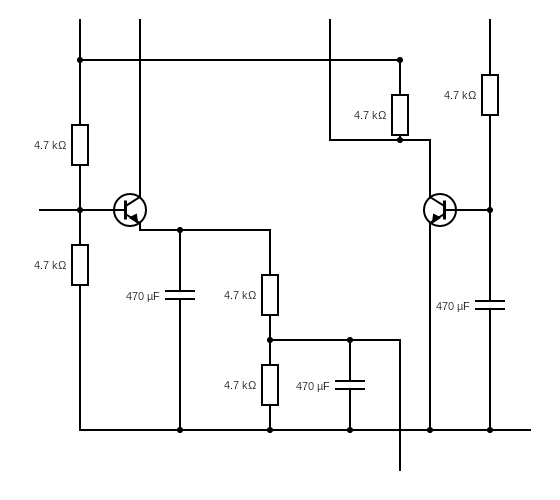
Цели предварительного анализа:

* + - выяснение возможностей выполнения данной схемы устройства по определенной технологии;
    - учет схемотехнических данных, а также конструктивно- компоновочные требования к имеющимся техническим возможностям выбранной технологии для обеспечения выходных параметров согласно техническому заданию.

1. **Анализ задания на проектирование. Принцип работы устройства**

Данное устройство является детектором АРУ на двух биполярных транзисторах. Схема данного устройства представлена на рисунке 1.1.

R4



R1

R2

R3

R5

R6

C1

C3

R4

C2

VT2

VT1

R4

1

Рисунок 1.1 – Схема электрическая принципиальная

АРУ предназначена для поддерживания уровня выходного сигнала приемного устройства или усилителя вблизи некоторого номинального значения при изменении уровня входного сигнала. Использование АРУ необходимо потому, что уровень входного сигнала может меняться достаточно быстро и хаотически, на что невозможно отреагировать с помощью ручной регулировки.

В телевизионных приемниках к перечисленным причинам можно добавить флюктуации эффективной отражающей поверхности цели, смена целей с различными эффективными поверхностями, случайные изменения поляризации принимаемых волн.

В идеале выходное напряжение приемника должно оставаться постоянным после достижения некоторого значения выходного напряжения, обеспечивающего нормальную работу оконечного устройства.

Схемы АРУ строятся по двум принципам с регулировкой «назад» и с регулировкой «вперед». Иначе их еще называют обратными и прямыми. Обратные системы АРУ (системы с обратной связью) в них точка съема напряжения, формирующего регулирующее воздействие, расположена дальше от входа приемника, чем точка приложения регулирующего воздействия.

Обратные системы АРУ не могут обеспечить полного постоянства Uвых, так как оно является входным для системы АРУ и должно содержать информацию для соответствующего изменения регулирующего воздействия. Кроме того, эта система не может обеспечить одновременно большую глубину регулировки при Uвых≈const и высокое быстродействие по соображениям устойчивости. В тоже время эта система защищает от перегрузки все каскады, расположенные от входа дальше, чем точка приложения регулирующего воздействия.

Прямые системы АРУ принципиально могут обеспечить идеальное регулирование, когда Uвых≈const при Uвх ≥ Uвх мин и сколь угодно высокое быстродействие. Реально же это не выполнимо, так как степень постоянства выходного напряжения обусловлена конкретными данными элементов цепи АРУ и цепей приемника, подверженных технологическим разбросам параметров, временным и режимным изменениям. При использовании данной системы АРУ от перегрузок защищаются каскады расположенные дальше точки приложения регулирующего воздействия.

Сама система АРУ находится под воздействием сигнала с широким динамическим диапазоном, подвержена перегрузке и должна содержать свои обратные связи. Такая система сама превращается в отдельный канал приемника с достаточно сложной схемой.

На практике большее применение находят обратные системы АРУ, при этом возможно использовать комбинированные системы АРУ.

**2. обоснование и выбор реализации устройства и технологии изготовления ИМС.**

В таблице 2.1 представлены исходные данные микросхемы. Исходя из этих данных будет выбран тип реализации ИМС, материал подложки , технология изготовления микросхемы а также ее изоляция.

|  |  |
| --- | --- |
| Интервал рабочих температур, ºС | -10…+40 |
| Относительная влажность, % | 70 при 25 ºС |
| Рабочее напряжение, В | 5 |
| Частота рабочего сигнала, МГц | До 1 |
| R1 кОм, +-25%; 0.05 мВт | 4.3 |
| R2 кОм, +-25%; 0.05 мВт | 2.2 |
| R3 кОм, +-25%; 0.05 мВт | 5.1 |
| R4 кОм, +-25%; 0.05 мВт | 20 |
| R5 кОм, +-25%; 0.05 мВт | 4.3 |
| R6 кОм, +-25%; 0.05 мВт | 7.5 |
| C1 пФ +-30% | 4700 |
| C2 пФ +-30% | 4700 |
| C3 пФ +-30% | 1.7 |

**2.1 Выбор материала подложки**

Подложка в конструкции полупроводниковой интегральной микросхемы является диэлектрическим и механическим основанием. Вопрос о выборе материалов при конструировании полупроводниковых микросхем решается в зависимости от многочисленных факторов. Прежде всего принимаются во внимание электрические и другие параметры, которыми должна обладать микросхема. Технология изготовления пластин должна обеспечивать необходимое качество обработки поверхности, причем рабочая поверхность обрабатывается до 14-класса чистоты, а нерабочая – до 12-го класса. Поверхность подложки ориентируется параллельно плоскости.

К диэлектрическим подложкам предъявляются следующие требования:

1.Материал подложки должен обладать малыми значениями тангенса угла диэлектрических потерь и относительной диэлектрической проницаемости. Это обеспечивает получение минимальных токов Утечки и паразитных емкостей между областями монокристаллического кремния.

2.Механическая прочность подложки должна быть высокой даже при небольшой толщине.

3.Рабочая поверхность подложки должна поддаваться обработке не ниже, чем до 14-го класса чистоты.

4.Коэффициент термического расширения (КТР) материала подложки должен быть согласован с КТР монокристаллического кремния.

5.Материал подложки должен обладать высокой химической стойкостью относительно воздействия жидких и газовых сред, применяемых в процессе производства полупроводниковых микросхем.

6. Материал подложки должен иметь высокую теплопроводность для обеспечения отвода тепла от элементов микросхем. Поликристаллический кремний материал, состоящий из мелких кристаллитов кремния. Занимает промежуточное положение между аморфным кремнием, в котором отсутствует дальний порядок, и монокристаллическим кремнием. (С технологической точки зрения, поликристаллический кремний — наиболее химически чистая форма промышленно — производимого полуфабриката кремния, получаемого очисткой технического, кремния хлоридными и фторидными методами и используемого для производства моно-и мультикристаллического кремния. Поликристаллический кремний электронного качества преимущественно используется для получения цилиндрических кристаллов для электроники методами Чохральского и бестигельной зонной плавки.

Поликристаллический кремний солнечного качества используется для получения прямоугольных мультикристаллических блоков, цилиндрических кристаллов, пластин для солнечной энергетики методами направленной кристаллизации, Степанова, Чохральского. Применяется в основном при изготовлении кристаллических и тонкопленочных фотопреобразователей на основе кремния, ЖК-экранов, подложек и технологических слоев интегральных схем. Большую часть сверхчистого поликремния получают из моносилана, ввиду экономичности метода,

Кроме кремниевых пластин, в изделиях микроэлектроники находят применение монокристаллические пластины фосфида индия и галлия, арсенида и антимонида галлия и других полупроводниковых соединений. Особенно успешно разрабатываются и внедряются в практику микросхемы на основе арсенида галлия. Данный полупроводниковый материал способен обеспечивать работу микросхем при более высоких температурах, чем кремний, и благодаря высокой подвижности электронов позволяет изготавливать микросхемы с высоким быстродействием.

Рассмотрев свойства и преимущества различных атериалов подложек

для полупроводниковых ИМС, был сделан выбор в пользу подложки из поликристаллического кремния: она высокотехнологична и обладает всеми необходимыми характеристиками, обеспечивающими высокое качество всей микросхемы и ее параметров,

**2.2 Выбор технологии изготовления микросхемы**

Для выбора технологии изготовления ИМС нам необходимо рассмотретьвесь технологический маршрут изготовления ИМСна биполярных и полевых структурах:

Этап 1 - Очистка подложки, окисление,

1) Материал подложки : низкоомный(1...3)ОМ кремний с ориентацией 111 (используется чаще для БП).

2) Элементы выполняются в карманах с диэлектрической изоляцией.

Окисление на SI-n типа - SIO2.

Этап 2 - Выполнение карманов с диэлектрической изоляцией для

* покрытия окон в SIO2
* Травление разделительных канавок глубина 28...30 мкм
* Удаление оксидной маски

Этап 3 - Ионная имплантация структуры имплантации

1. Диффузия SB - для скрытного под коллекторного слоя.

Ионная имплантация SB на глубине 0,2...0,3 мкм для получения скрытного под коллекторного слоя

Этап 4 - Окисление, Наращивание слоя SB

1) Окисление рельефного слоя пластины:

2) Наращивание слоя поликристаллического кремния толщиной до 200...300 мкм

Этап 5 - Шлифование пластины, Окисление

- Ведется на такую глубину, чтобы образовались образовалось разделение диэлектрической области для будущих элементов.

- Получение изолированных карманов.

- Окисление.

Этап 6 - Фотолитография 2. Диффузия.

1) После окисления - ФЛГ 2: вскрытие окон в местах областей стока, истока, базы;

2) Ионная имплантация бора В р-типа, создание областей С. И. Б глубиной (0,1...0,9)мкм

Необходимость имплантации: связана с тем что необходимо.

а) Формирование длины канала МДИ транзистора

6) Необходима более высокая точность,

в) Удаление оксидной пленки.

Этап 7 - Окисление, ФЛГ - 3.

1) Окисление:

2) Вскрытие окон под эмиттер;

3) Ионная имплантация примеси п-типа (фосфор);

4) При необходимости выполнение вскрытого канала в УПГ, операции

повторяются, но: используются примеси р-типа (бор): ФЛГ - 4:

5) Выполнение областей базы,

Этап 8 - ФЛГ-4, прецизионное окисление

1) Выполнение позатворного диэлектрика МДИ транзистора.

* Удаление оксида на области канала (ФЛГ-4);
* Прецизионное окисление поверхности под каналом:

2) Оборудование качественного слоя оксида толщиной 0,02 мкм (слой подзатворного диэлектрика).

Этап 9 – ФЛГ-5. Металлизация.

1) Вскрытие окон под контакты по всем областям (ФЛГ - 5);

2) Напыление сплошного слоя алюминия толщиной = 1,0 мкм.

Поскольку данный технологический маршрут полностью соответствует

всем операциям, которые необходимы для формирования необходимой структуры ИМС, выбираем именно данную технологию изготовления.

**2.3 Выбор изоляции ИМС**

Изоляция областей полупроводниковых ИМС. Одна из главных проблем в технологии изготовления полупроводниковых ИМС состоит в изоляции компонентов друг от друга с целью исключения нежелательных гальванических связей. Выбор метода изоляции определяется конструктивными особенностями ИМС и технологическими возможностями производителя. Из большого числа известных методов практически чаще всего используют два: изоляция с помощью обратносмещённых р-n – переходов и изоляция диэлектрическими слоями. Метод изоляции обратносмещённым р-n – переходом. Этот метод подразумевает создание двух встречновключённых р-n – переходов между изолируемыми областями ИМС. Этот метод хорошо согласуется с планарным технологическим процессом, но не исключает обратных токов утечки через р-n – переход и паразитного влияния образующейся барьерной ёмкости. Изоляция диэлектрическими слоями. В качестве изолирующего диэлектрического слоя как правило используют двуокись кремния SiO2. Этот метод позволяет существенно снизить паразитную ёмкость между элементами ИМС и подложкой, а также существенно снизить токи утечки. Недостатком метода является худший теплоотвод от кристалла ИМС.

Исходя из анализа методов изготовления изоляции принимаем изоляцию диэлектрическими слоями. Этот метод позволяет существенно снизить паразитную ёмкость между элементами ИМС и подложкой, а также существенно снизить токи утечки.

**3.** **Расчет параметров элементов**

Конструктивный расчет элементов заключается в определении формы геометрических размеров и минимальной площади занимаемой элементами на подложке. При этом необходимо, чтобы элементы обеспечивали рассеивание заданной мощности при удовлетворении требуемой точности полной относительной погрешности изготовления элементов в условиях существующих технологических возможностей.

**3.1 Расчет биполярного транзистора:**

Исходные данные для расчета биполярного транзистора:

|  |  |
| --- | --- |
| Максимальное напряжение К-Б, (Uкбмах), В | 10 |
| Рабочее напряжение К-Б, (Uкбраб), В | 5 |
| Напряжение Э-К, (Uэк), В | 10 |
| Максимальное напряжение Э-Б, (Uэбмах ), В | - |
| Максимальная мощность, (Pкмах), мВТ | 150 |
| Максимальная сила тока на коллекторе, (Iкмах), мА | 20 |
| Ток коллектора, (Iк), мА | 100 |
| Ток эмиттера, (Iэ), мА | 1 |
| Xjk, мкм | 70 |
| Поверхностная концентрация акцепторной примеси, (Nas), см-3 | 1017 |
| Диэлектрическая проницаемость, (E0), В/см | 8.85\*10-12 |
| Элементарный заряд, (q), Кл | 1.6\*10-19 |
| Рабочая частота, (fраб), МГц | 1 |

Таблица 3.1- исходные данные

1. Определим характеристическую длину в распределении примесей акцепторов La:

(3.1.1)

1. Для расчета ширины объемного заряда на коллекторном и эмиттерном переходах предварительно вычисляют потенциал:

(3.1.2)

1. Контактную разность потенциалов на коллекторном переходе вычисляют по формуле:

(3.1.3)

где:

.

1. Рассчитываем ширину области объемного заряда, распространяющегося в сторону базы и в сторону коллекторного перехода при максимальном смещении коллекторного перехода :

(3.1.4)

(3.1.5)

Выбираем ширину технологической базы, которая должна быть больше ширины слоя объемного заряда на коллекторном переходе , так как последний будет иметь максимальную ширину при :

(3.1.6)

1. Определяем концентрацию акцепторов на эмиттерном переходе:

(3.1.7)

1. В результате высокой степени легирования эмиттера область объемного заряда на эмиттерном переходе в основном будет сосредоточена в базе. Приближенно можно считать что , где:

(3.1.8)

(3.1.9)

1. Определим активную ширину базы:

(3.1.10)

1. Находим размеры коллектора, имеющего квадратную форму со стороной h, где:

(3.1.11)

1. Площадь эмиттера можно определить исходя из допустимой плотности тока эмиттера , при которой коллекторный переход находится при нулевом смещении, когда транзистор еще не вошел в режим насыщения:

|  |  |
| --- | --- |
|  | (3.1.12) |

где

1. Выбираем из банка данных предприятия-изготовителя банковскую структуру транзистора.

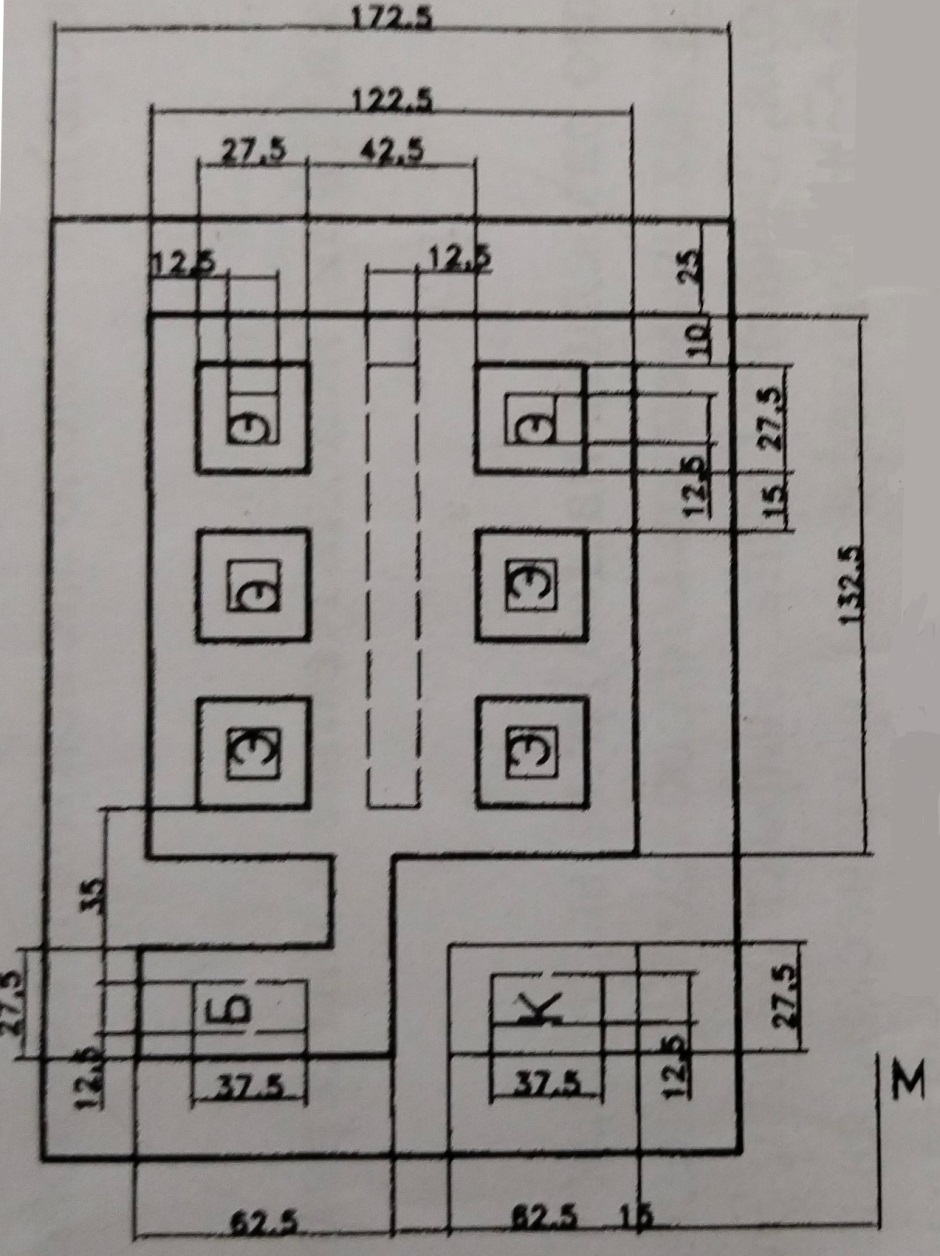


Рисунок 2 – Структура из банка данных.

Данный транзистор из банка данных имеет наилучшее соотношение величин Sk и Sэ следовательно, мы принимаем транзистор из банка данных.

**3.2 Расчет полупроводниковых резисторов**

1. Находим коэффициент форм:

(3.2.1)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Тип резистора | Толщина слоя, мкм |  |  | ТКС, 1% |
| Диффузионный на базовом слое | 2,5-3,5 | 100-300 | (5-20) | 2\*10-3 |

1. Принимаем ∆b =0.1 мкм, ∆l=0.1мкм, тогда

; (3.2.2)

1. Найдем погрешность коэффициента формы:

(3.2.3)

где - погрешность коэффициента формы; – полная относительная погрешность изготовления резистора; – погрешность воспроизведения величины резистивной пленки (для типовых технологических процессов );.

γt - Температурная погрешность зависит от ТКС резистивного материала:

где (3.2.4)

где – температурный коэффициент сопротивления, = 3\*10-3/°C/

1. Находим ширину bp:

(3.2.5)

1. Рассчитаем переходное сопротивление контакта

(3.2.6)

1. Рассчитаем дополнительное сопротивление Rkдоп

(3.2.7)

где ,

1. Рассчитаем площадь контакта

(3.2.8)

Исходя из таблицы значение Rом примемравное 6.4\*10-2

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Тип проводимости кремния | Удельное сопротивление кремния, | Омическое удельное сопротивление, | | |
| Алюминий | Хром+золото--хром | Титан |
| p |  |  | 4 |  |
| n | 0,005  0,01  0,05 |  |  |  |

1. Рассчитаем длину контакта

(3.2.9)

1. Находим промежуточное значение ширины резистора:

(3.2.10)

1. Находим расчетную длину резистора:

(3.2.11)

1. Находим промежуточное значение длины резистора:

(3.2.12)

1. Выбираем из банка данных эталон Э29 на 4 кОм с размерами

b = 20 мкм, L = 250 мкм, Кф = 14

L=b\*Кф=20\*14=280 мкм (3.2.13)

1. Для всех резисторов

|  |  |  |  |
| --- | --- | --- | --- |
| Номинал, кОм | Эталон | Размер – а, мкм | Размер – l, мкм |
| 4.3 | Э29 | 20 | 250 |
| 2.2 | Э27 | 20 | 225 |
| 5.1 | Э30 | 15 | 312 |
| 10\*2 | Э32 | 15 | 625 |
| 4.3 | Э29 | 20 | 250 |
| 7.5 | Э31 | 15 | 437 |

**3.3 Расчет конденсаторов**

Выбранные конденсаторы С1,2 и С3 имеют емкость С1,2= 4700 пФ и С3= 1,7 пФ, выбираем МДП конденсатор с диэлектриком SIO2

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Тип конденсатора | Удельная емкость | Удельная емкость | Разброс номинала, % | ТКЕ |  | Доброт-  ность |
| Переход база-коллектор | 150 | 350 | ±20 | -1,0 | 30-70 | 50-100 |
| Переход эмиттер-база | 600 | 1000 | ±20 | -1,0 | 7-8 | 1-20 |
| Переход коллектор-подложка | 100 | 250 | ±20 | - | 35-7 | - |
| МДП с диэлектриком | 400-600 | - | ±20 | 0,015 | 30-50 | 25-80 |
| МДП с диэлектриком | 800-1600 | - | ±20 | 0,01 | 50 | - |

Таблица 3 – Параметры интегральных конденсаторов

1. Емкость МДП-конденсатора определяется выражением

|  |  |
| --- | --- |
| мкм2 (3.3.1)  где - относительная диэлектрическая проницаемость  (для ), – толщина диэлектрика;  – удельная емкость;  S – площадь верхней обкладки конденсатора | ( |

Выполним проверку:

(3.3.2)

C0=708≈ 400…600

;

1. Толщину диэлектрика находим из значения пробивного напряжения:

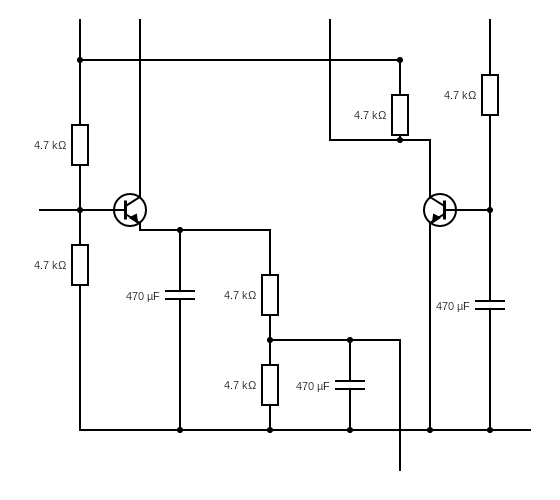
(3.3.2)

где – электрическая прочность диэлектрика

(для )

**4 Составление схемы коммутации устройства**

Непосредственyо перед разработкой топологии микросхемы составляется схема расположения, называемая также коммутационной. Исходными данными для разработки коммутациониой схемы является схема электрическая принципиальная.



R1

R2

R3

R5

R6

C1

C3

R4

C2

VT2

VT1

Рисунок 4:1 - Схема электрическая принципиальная устройства

За основу принимается принципиальная электрическая схема, преобразованная с учетом конструктивных особенностей элементов, компонентов и Межсоединений. Сокращается по возможности число пересечений проводников, В соответствии с техническими требованиями топологи. Располагаются внешние контактные площадок.

Схема электрическая принципиальная представлена на месте 1 графической части проекта.

* 1. Проектирование топологии микросхемы конструктивно технологических ограничений с учетом.

Для разработки топологической схемы ИМС необходимо учитывать следующие конструктивно-технологические ограничения для полупроводниковых микросхем:

1) Суммарная изолирующих р-п-переходов площадь должна быть минимальной, так как их емкость является паразитной;

2) Диффузионные резисторы, формируемые на основе базового слоя,

можно располагать в одной изолированной области, которая подключается к

точке схемы с наибольшим положительным потенциалом;

3) Резисторы на основе эмиттерного и коллекторного слоев следует

располагать в отдельных изолированных областях;

4) Транзисторы типа n-р-n, коллекторы которых подсоединены непосредственно к источнику питания, целесообразно размещать в одной

изолированной области вместе с резисторами;

5) Транзисторы типа п-р-п, которые включены по схеме c общим

коллектором, можно располагать в одной изолированной области;

6) Для уменьшения паразитной емкости между контактными площадками и подложкой, а также для защиты от короткого замыкания в случае нарушения целостности пленки окисла под ними при при варке проволочных выводов под каждой контактной площадкой создают изолированную область, за исключением контактных площадок с наиболее отрицательным потенциалом;

7) Для диффузионных конденсаторов требуются отдельные

изолированные области. Исключение составляют случаи, когда один из

выводов конденсатора является общим с другой изолированной областью;

8) Для диффузионных перемычек всегда требуются — отдельные изолированные области.

4.2 Разработка эскиза топологии микросхемы

На этапе эскизного проектирования топологии необходимо

предусмотреть решение следующих задач: расположить как можно большее

число резисторов в одной изолированной области; подать наибольший

потенциал на изолированную область, где размещены резисторы; подать

наиболее отрицательный потенциал на подложку вблизи мощного транзистора выходного каскада; рассредоточить элементы, на которых рассеиваются большие мощности; расположить элементы с наименьшими размерами и с наименьшими запасами на совмещение в центре эскиза топологии; сократить число изолированных областей и уменьшить периметр каждой изолированной области.

На данном этапе проектирования разрабатываем предварительный

вариант топологии, который вычерчиваем на миллиметровой бумаге в выбранном масштабе 200:1 по ГОСТ 2.302.

При проектировании слоя металлизации размеры контактных площадок и

проводников следует брать минимально допустимыми, а расстояния между

ними - максимально возможными.

При разработке топологии необходимо высчитать основные размеры

элементов, а так же минимальную площадь кристалла ИМС. Это позволяет

увеличить производительность, снизить материалоемкость и повысить выход годных ИМС.